

マテリアル先端リサーチインフラ利用報告書

ARIM User's Report

[Release : 2024.07.25] [Update : 2025.02.10]

課題データ / Project Data

課題番号 Project Issue Number	23AT0122
利用課題名 Title	電圧制御型MRAMデバイスの要素技術開発
利用した実施機関 Support Institute	産業技術総合研究所 / AIST
機関外・機関内の利用 External or Internal Use	内部利用 (ARIM事業参画者以外) / Internal Use (by non ARIM members)
横断技術領域 Cross-Technology Area	加工・デバイスプロセス/Nanofabrication
重要技術領域 Important Technology Area	高度なデバイス機能の発現を可能とするマテリアル/Materials allowing high-level device functions to be performed
キーワード Keywords	スピントロニクス素子・物質/ Spintronics devices and materials, エレクトロデバイス/ Electronic device, スピントロニクスデバイス/ Spintronics device, 蒸着・成膜/ Vapor deposition/film formation, スパッタリング/ Sputtering, 電子線リソグラフィ/ EB lithography, 光リソグラフィ/ Photolithgraphy

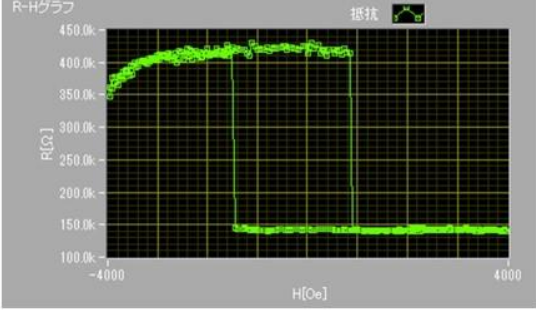
利用者と利用形態 / User and Support Type

利用者名 (課題申請者) User Name (Project Applicant)	落合 隆夫
所属名 Affiliation	産業技術総合研究所
共同利用者氏名 Names of Collaborators in Other Institutes Than Hub and Spoke Institutes	杉原 敦, 佐々木 史雄, 鈴木 淳
ARIM実施機関支援担当者 Names of Collaborators in The Hub and Spoke Institutes	佐藤 平道
利用形態 Support Type	機器利用/Equipment Utilization

利用した主な設備 / Equipment Used in This Project

利用した主な設備 Equipment ID & Name	AT-093 : 高速電子ビーム描画装置 (エリオニクス) AT-095 : RF-DCスパッタ成膜装置 (芝浦) AT-109 : 6インチ電子ビーム真空蒸着装置 (アールデック) AT-023 : 電子ビーム真空蒸着装置 AT-018 : 反応性イオンエッチング装置 (RIE)
---------------------------------	---

報告書データ / Report

<p>概要 (目的・用途・実施内容) Abstract (Aim, Use Applications and Contents)</p>	<p>電圧制御磁気異方性効果を利用して書き込みを行う電圧制御型磁気ランダムアクセスメモリ (VC-MRAM) は、従来のスピントランスマルチプル型磁気ランダムアクセスメモリ (STT-MRAM) に対して信頼性、あるいは消費電力の点で優位性があり、次世代のMRAMとして期待されている。 本研究は、300mmウェハプロセスによりVC-MRAMデバイスを作製し、量産の観点からデバイス特性を評価することを目的とする。</p>												
<p>実験 Experimental</p>	<p>強磁性トンネル接合膜(MTJ)、およびハードマスク材料の成膜、マスクパターン露光、MTJ加工、および保護膜形成の工程は300mmウェハプロセスにより実施した。現状、電極加工工程のセットアップが未完了のため、以降の工程は20mm小片プロセスにより実施した。 20mm小片プロセスは、Spin On Grass(SOG)による平坦化、エッチバックによる頭出し、Au/Cr電極金属成膜、電極パターン露光、そして電極エッチングを行いMRAMデバイスを作製した。 また、電気特性の評価はDC二端子測定により行った。</p>												
<p>結果と考察 Results and Discussion</p>	<p>MTJ加工条件の最適化のため、加工後のMTJの形状評価を行った。エッチング条件の最適化により、孤立パターンではテーパ角80°以上、最小加工寸法40 nmのMTJ素子が形成できていることをTEM分析により確認した。一方、アレイパターンでは、デバイスピッチ130 nm、メモリ容量で約2MbitのMRAMアレイが形成できたことを確認した。 Fig.1に20mm小片プロセスで電極形成した素子についてDC2端子法による磁気抵抗測定を行った結果を示す。角形の良いマイナーループが観測され、210%の磁気抵抗比(MR ratio) が得られた。しかしながら、ショートやオープンなど不良ビットが非常に多く、歩留まりが数%と非常に低いことが課題であることが分かった。今後は平坦化、あるいはエッチバック条件の最適化を行い、ビット歩留まりを向上を目指す。</p>												
<p>図・表・数式 1 Figures, Tables and Equations 1</p>	<div style="display: flex; align-items: center;">  <table style="margin-left: 20px;"> <tr><td>MR [%]</td><td>210</td></tr> <tr><td>R_{min} [Ω]</td><td>138816</td></tr> <tr><td>R_{max} [Ω]</td><td>430763</td></tr> <tr><td>dR [Ω]</td><td>291947</td></tr> <tr><td>H_c [Oe]</td><td>1212</td></tr> <tr><td>H_{shift} [Oe]</td><td>-304</td></tr> </table> </div> <p>Fig.1 DC二端子法により測定した磁気抵抗のマイナーループ。</p>	MR [%]	210	R _{min} [Ω]	138816	R _{max} [Ω]	430763	dR [Ω]	291947	H _c [Oe]	1212	H _{shift} [Oe]	-304
MR [%]	210												
R _{min} [Ω]	138816												
R _{max} [Ω]	430763												
dR [Ω]	291947												
H _c [Oe]	1212												
H _{shift} [Oe]	-304												
<p>その他・特記事項 (参考文献・謝辞等) Remarks(References and Acknowledgements)</p>													

成果発表・成果利用 / Publication and Patents

<p>DOI (論文・プロシーディング) DOI (Publication and Proceedings)</p>	
<p>口頭発表、ポスター発表 および、その他の論文 Oral Presentations etc.</p>	
<p>特許出願件数 Number of Patent Applications</p>	<p>0件</p>

特許登録件数 Number of Registered Patents	0件
--	----