

# 点欠陥発生を介した統合Si酸化反応モデルを用いた ゲート絶縁膜作製プロセスの開発

利用者：<sup>a</sup>東北大学, <sup>b</sup>秋田高専 小川修一<sup>a</sup>, 唐佳芸<sup>a</sup>, 西本 究<sup>a</sup>, 石塚真治<sup>b</sup>, 高桑雄二<sup>a</sup>  
研究支援者：日本原子力研究開発機構 寺岡有殿, 吉越章隆

## 【研究目的】

これまで、我々はSi(001)表面における酸化膜成長・分解過程を統一的に理解するため、Si原子放出と点欠陥発生を介した界面反応モデルを提案してきた。次世代3次元Fin型FETの開発に資するため、本研究ではSi(111)面の酸化過程を「その場」観察光電子分光により追跡し、本モデルの妥当性を検証した。

## 【成 果】

室温および500°CでSi(111)表面を酸化したときの酸化膜厚の酸素曝露量依存をFig. 1に示す。ここで、1 L =  $1.3 \times 10^{-4}$  Paである。両者とも酸化膜厚は膜厚の増加とともに速度が減衰する指数関数で表されるが、室温ではA地点において酸化速度の急増が見られた。このとき、Fig. 2に示す酸化状態および界面歪みを見ると、A地点でSi<sup>0</sup>およびSi<sup>4+</sup>の増加が見られた。一方で酸化速度の急増が見られない500°C酸化では歪みの増加は観察されなかった。地点Aにおいて、酸化速度の増加と界面歪みの増加の開始点が一致していることから、SiO<sub>2</sub>/Si(111)界面においても統合Si酸化反応モデルを適用できると考えられる。すなわち、A点において酸化誘起歪みが増加して点欠陥も多く発生し、それによって酸化反応サイトが増えたことが自己増速酸化につながったと考えられる。またA点よりも酸素曝露量が増加したB点ではSi<sup>0</sup>ピークが増加を始めており、自己増速酸化によって新たな歪みが発生していることが示唆される。一方で500°Cの酸化では歪みが増加せず、酸化速度の増加も見られなかったことを統一的に説明できる。

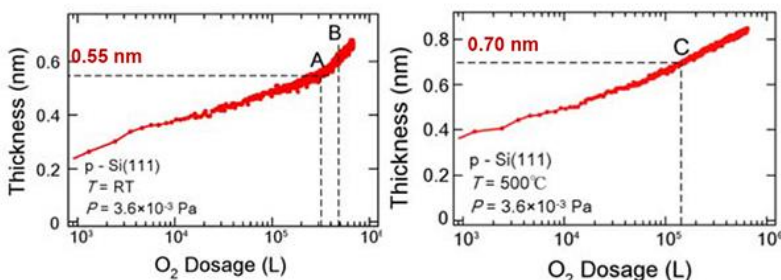


Fig. 1 室温および500°Cで酸化したときの酸化膜厚の酸素曝露量依存

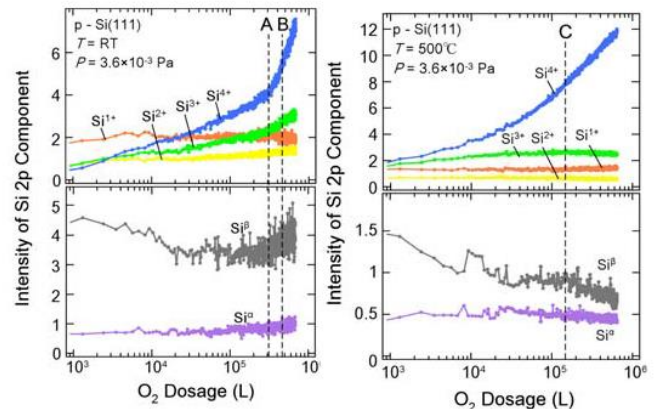


Fig. 2 室温および500°Cで酸化した時の酸化状態および界面歪みの酸素曝露量依存

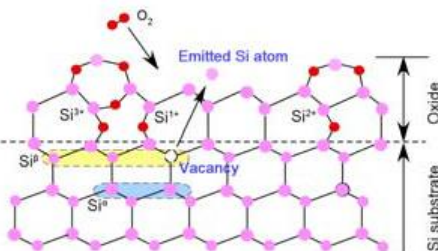


Fig. 3 点欠陥発生を介した界面酸化反応モデル。本モデルでは歪みが大きいと顕著な点欠陥発生が生じ、酸化速度が増加する。

## 【支援実施機関からのコメント】

本研究は金属-酸化物-半導体電界効果トランジスタ (MOSFET) のゲート絶縁膜に関する。次世代シリコン電子デバイスのゲート絶縁膜ではSi(001)面以外の面方位が登場する。そこで様々な面方位のシリコン酸化初期過程の理解が必要になってきた。本研究は利用者が提唱してきた「統合Si酸化反応モデル」のSi(111)面での適用性について調べたものである。利用者と実施機関の双方のシリコン酸化研究の経験が活かされて成果に結びついた恰好の実施例となった。

## 【参考文献等】

[1] J. Tang, S. Ogawa, Y. Takakuwa et al., Sur. Interface Anal. 46 (2014) 1147.